

**Intitulé de l'Unité d'Enseignement** : Architectures matérielles et systèmes communicants**Descriptif de l'UE**

Volumes horaires globaux	22h CM ; 24h TP; 14h Projet
Nombre de crédits de l'UE	6
Spécialité où l'UE est proposée	ISI (Ingénierie des Systèmes Intelligents) I4 (Ingénierie de l'Informatique Industrielle et de l'Image)
Semestre où l'enseignement est proposé	S3

**a) Objectifs de l'Unité d'Enseignement**

L'objectif de cette unité est de présenter aux étudiants dans une première partie les architectures matérielles utilisées aujourd'hui en informatique industrielle et systèmes embarqués (conception sur circuits programmables FPGA, circuits DSP et Micro-contrôleurs, SoC) et dans une deuxième partie les architectures réseaux et systèmes logiciels liés aux systèmes communicants et mobiles (introduction au Cloud Computing).

**b) Contenu de l'Unité d'Enseignement****Circuits programmables FPGA, DSP et Microcontrôleurs:**

- Langage de description de matériel
- Conception et validation de circuits, analyses de performances
- Principes de la logique programmable (FPGA, CPLD, ...), étude des plateformes de Xilinx, Altera ;
- Conception conjointe matérielle/logicielle
- Les méthodes et outils pour interfacier des développements matériels et logiciels
- SoC, circuits et technologies mobiles ;

**Introduction aux systèmes distribués et communicants:**

- Les réseaux (généralités), modèle OSI, architecture en couche, sécurité dans les réseaux
- Typologie des réseaux informatiques (étoile, token-ring, bus et méthodes d'accès)
- Illustration aux bus de terrain (I2C, Bus CAN, ...)
- Architecture de contrôle des systèmes distribués
- Sensibilisation au Cloud Computing
- Application à la programmation d'objets communicants, programmation mobile.

**c) Pré-requis**

Connaître un langage de programmation (Python ou C de préférence) pour la partie réseaux, Notions de base en électronique numérique et en traitement du signal pour la partie

**d) Modalités de contrôle des Connaissances****e)**

Examens (répartis), TPs (Bus USB et CAN) et circuits FPGA ; Projet réseau sur le modèle client/serveur.

**f) Références bibliographiques**

- USB Complete : Everything you need to develop USB peripherals, Jan Axelson, Ed. Lakeview Research
- The designer guide to VHDL, Peter J. Ashenden
- FPGA-based implementation of signal processing systems, Roger Woods

**Organisation pédagogique**

Enseignements présents	Volume horaire total	Horaire hebdomadaire	Effectif par groupe
Cours	22	4	25
Enseignements dirigés			
Travaux pratiques	24	4	12
Projet	14	4	12
Autre			